

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-336131

(43)Date of publication of application : 17.12.1996

(51)Int.Cl.

H04N 7/24
H04N 5/92
H04N 7/173

(21)Application number : 07-140294

(71)Applicant : HITACHI LTD

(22)Date of filing : 07.06.1995

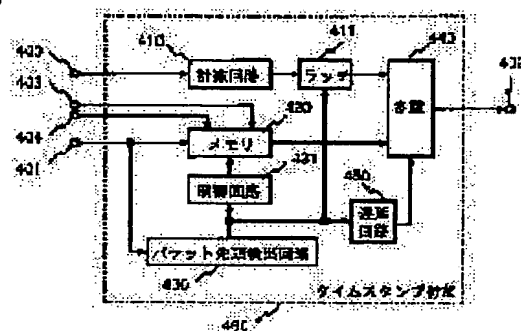
(72)Inventor : OWASHI HITOKI
OKAMOTO HIROO
HOSOKAWA KYOICHI
NOGUCHI TAKAHARU

(54) OUTPUT CIRCUIT, RECORDER AND REPRODUCING DEVICE FOR DIGITAL VIDEO SIGNAL

(57)Abstract:

PURPOSE: To stably perform recording and reproducing by adding time information generated by using a clock signal phase-locked with a digital compression signal.

CONSTITUTION: A packet signal is inputted from a terminal 401, and inputted to memory 20 and a packet forefront detection circuit 430. The circuit 430 detects the forefront of an input signal, and inputs it to a latch circuit 411, a control circuit 431 and a delay circuit 450. While, the clock signal generated by detecting a time standard reference value is inputted to a counter circuit 410, and a clock is counted successively, and inputted to the circuit 411. The circuit 411 latches an input count value with a packet forefront signal from the circuit 430. The circuit 450 delays the packet forefront signal and outputs a gate signal representing a position at which a time stamp signal is added synchronizing with the packet signal. A multiplex circuit 440 issues output from a terminal 402 by adding time stamp information from the circuit 411 according to the gate signal.



LEGAL STATUS

[Date of request for examination]

07.03.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3119116

[Date of registration]

13.10.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 8 - 3 3 6 1 3 1

(43) 公開日 平成 8 年 (1 9 9 6) 1 2 月 1 7 日

(51) Int. Cl. °	識別記号	庁内整理番号	F I	技術表示箇所
H04N 7/24			H04N 7/13	Z
5/92			7/173	
7/173			5/92	H

審査請求 未請求 請求項の数 8 O L (全 1 6 頁)

(21) 出願番号 特願平 7 - 1 4 0 2 9 4

(22) 出願日 平成 7 年 (1 9 9 5) 6 月 7 日

(71) 出願人 0 0 0 0 5 1 0 8

株式会社日立製作所

東京都千代田区神田駿河台四丁目 6 番地

(72) 発明者 尾鷲 仁朗

茨城県ひたちなか市稲田 1 4 1 0 番地株式

会社日立製作所パーソナルメディア機器事

業部内

(72) 発明者 岡本 宏夫

茨城県ひたちなか市稲田 1 4 1 0 番地株式

会社日立製作所パーソナルメディア機器事

業部内

(74) 代理人 弁理士 小川 勝男

最終頁に続く

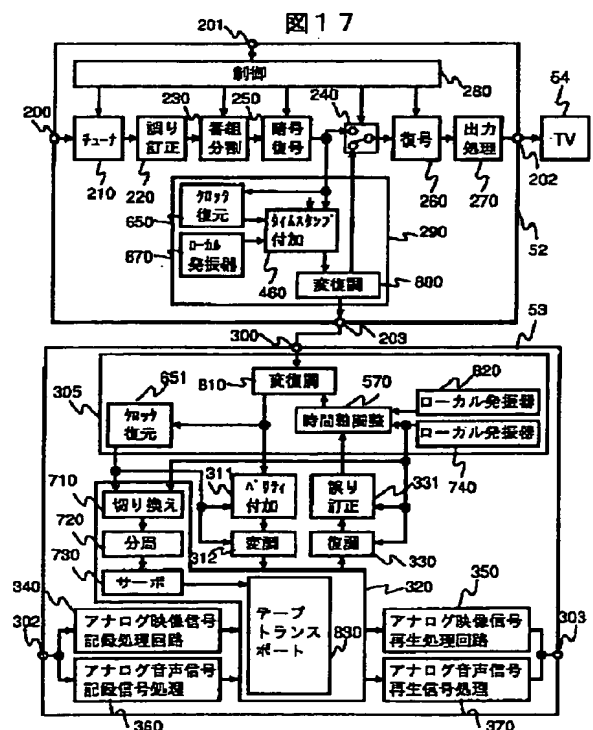
(54) 【発明の名称】 デジタル映像信号の出力回路、記録装置及び再生装置

(57) 【要約】

【目的】 パケット形式で入力されたデジタル圧縮映像信号を効率良く安定に記録再生する。

【構成】 時刻基準参照値を含むパケット信号から、時刻基準参照値を検出し、時刻基準参照値に位相同期したクロックを用いてパケットの時刻情報を発生し、付加する。時刻情報を付加したパケット信号の間隔をつめて記録する。再生時には時刻情報に基づきパケット間隔を元に戻して出力する。

【効果】 パケット間隔をつめることで記録効率を高めることができ、しかも、安定に記録再生ができる。



【特許請求の範囲】

【請求項 1】時刻基準参照値を含むデジタル圧縮映像信号をバケット形式で間欠的に出力するデジタル映像信号の出力回路において、

上記デジタル圧縮映像信号から上記時刻基準参照値を検出する手段と、

上記検出された時刻基準参照値に位相同期したクロック信号の発生手段と、

上記発生されたクロック信号に基づき上記バケットの時刻情報（タイムスタンプ）を該バケットに付加する手段とを有し、上記時刻情報（タイムスタンプ）の付加されたバケットを出力することを特徴とするデジタル映像信号の出力回路。

【請求項 2】上記デジタル圧縮映像信号は輝度信号と色差信号とからなり、

上記デジタル圧縮映像信号を伸長する伸長回路と、

上記伸長回路で伸長された色差信号で色副搬送波を変調する手段とを有し、上記色副搬送波は上記クロック信号に基づくことを特徴とする請求項 1 記載のデジタル映像信号の出力回路。

【請求項 3】ローカル発振器を有し、

上記ローカル発振器の発振周波数に基づき上記バケットを出力することを特徴とする請求項 1 記載のデジタル映像信号の出力回路。

【請求項 4】上記ローカル発振器の発振周波数は上記クロック信号の周波数とは異なることを特徴とする請求項 3 記載のデジタル映像信号の出力回路。

【請求項 5】時刻基準参照値を含むデジタル圧縮映像信号であって、バケット形式で間欠的な信号であって、該バケットの時刻情報（タイムスタンプ）を含む入力信号を回転ヘッドにより磁気記録媒体上に記録する装置において、

上記時刻情報（タイムスタンプ）に位相同期した上記回転ヘッドの回転制御基準信号の発生手段と、

上記回転ヘッドの回転制御手段とを有し、上記基準信号に基づき上記回転ヘッドの回転制御を行うことを特徴とする記録装置。

【請求項 6】上記基準信号の発生手段は、

上記入力信号から上記時刻情報（タイムスタンプ）を検出する手段と、

上記検出された時刻情報（タイムスタンプ）に位相同期したクロックの復元手段と、

上記クロック信号を分周する分周回路とからなることを特徴とする請求項 5 記載の記録装置。

【請求項 7】上記基準信号の発生手段は、

上記入力信号から上記時刻情報（タイムスタンプ）を検出する手段と、

ローカル発振器と、

上記ローカル発振器の発振周波数に基づく信号と上記検出された時刻情報（タイムスタンプ）との差を検出する

手段と、

上記ローカル発振器の出力信号を分周し、上記検出された差信号で分周比を調整する分周回路とからなることを特徴とする請求項 5 記載の記録装置。

【請求項 8】時刻基準参照値を含むデジタル圧縮映像信号であって、バケット形式で間欠的な信号であって、該バケットの時刻情報（タイムスタンプ）を含む入力信号を上記時刻情報（タイムスタンプ）に位相同期した回転ヘッドにより磁気記録媒体上に記録した信号を再生する装置において、

上記記録された信号を再生する再生手段と、

ローカル発振器と、

上記ローカル発振器の出力信号に基づき上記再生された信号に含まれる時刻情報（タイムスタンプ）に合わせて再生されたバケット信号の時間軸を調整する時間軸調整手段と、

上記ローカル発振器の出力信号の分周回路と、

上記回転ヘッドの回転制御手段とを有し、上記分周回路の出力信号に基づき上記回転制御を行うことを特徴とする再生装置。

【発明の詳細な説明】

【 0 0 0 1 】

【産業上の利用分野】 本発明は装置間での信号の送受信技術及び記録再生技術に関し、特に同軸ケーブル、光ケーブル、電話回線、さらには衛星放送などの伝送手段により伝送されてきた映画、番組などのデジタル情報信号を受信し、その受信した信号を装置間で送受信するデジタル映像信号の出力回路、記録装置及び再生装置。

【 0 0 0 2 】

【従来の技術】 デジタル映像信号の記録再生装置に関しては、例えば、特開平 1-258255 に記載されている。

【 0 0 0 3 】 また、映像信号を高効率にデジタル圧縮する方式として、例えば MPEG-2 (Moving Picture Experts Group) と呼ばれる ITU-T Draft Rec. H.262 標準が知られている。そして、MPEG-2 で圧縮された映像信号、音声信号などの伝送標準としては MPEG-2 Systems Working Draft が知られている。

【 0 0 0 4 】

【発明が解決しようとする課題】 上記標準には番組を圧縮してデジタル放送する技術が示されている。この圧縮方式を用いると圧縮率を大きく取れることから従来のアナログ放送に比較して、同一の伝送チャンネルで 4 ～ 8 倍の番組を放送することができる。このため、例えば同一の 2 時間の映画を 30 分ずつ時間をシフトして繰り返し放送する、ニアビデオオンデマンドと呼ばれるサービスがすでに開始されている。しかし、全ての番組を 1 日中ニアビデオオンデマンドで放送することはできないので、従来と同様に、放送信号を録画し、時間シフトして自分の都合の良い時間に再生して見たいという要求がある。

【 0 0 0 5 】 この、デジタル圧縮され、デジタル放送された番組を記録再生する方法として、受信したデジタル信号を伸長し、アナログ信号に変換した後従来のアナログVTRに記録する方法が考えられる。しかし、アナログ信号に変換してアナログVTRで録画したのではせっかくのデジタル信号のS/Nの良さが損なわれてしまう。

【 0 0 0 6 】 上記公報には入力されたアナログ映像信号をA/D変換し、ビットリダクションした後デジタル記録する技術が示されている。しかし、デジタル放送の場合には既に高効率のデジタル圧縮が行われているため、それを伸長した後、上記公報に記載されているような方法でデジタル記録したのでは、十分な圧縮効率が得られなかったり、放送局で使用するような高効率のデジタル圧縮機をVTR毎に用いるのでは多大なコストがかかってしまうという問題がある。

【 0 0 0 7 】 デジタル放送された信号をそのままデジタル記録することが望まれるが、上記した例えばMPEG標準で圧縮し、伝送されたようなデジタル信号を記録する技術については今だ開示されていない。

【 0 0 0 8 】 本発明の目的は、例えばMPEG標準で圧縮、伝送された信号を効率良く記録、再生することのできる装置を提供することにある。さらに、デジタル放送の受信装置と記録再生装置との入出力回路を提供することにある。

【 0 0 0 9 】

【課題を解決するための手段】 上記目的を達成するために、以下の手段を用いた。

【 0 0 1 0 】 時刻基準参照値を含むデジタル圧縮映像信号をパケット形式で間欠的に出力するデジタル映像信号の出力回路において、デジタル圧縮映像信号から上記時刻基準参照値を検出する手段と、検出された時刻基準参照値に位相同期したクロック信号の発生手段と、発生されたクロック信号に基づき上記パケットの時刻情報（タイムスタンプ）を該パケットに付加する手段とを設け、上記時刻情報（タイムスタンプ）の付加されたパケットを出力する。

【 0 0 1 1 】 さらに、時刻基準参照値を含むデジタル圧縮映像信号で、パケット形式で間欠的な信号であって、該パケットの時刻情報（タイムスタンプ）を含む入力信号を回転ヘッドにより磁気記録媒体上に記録する装置において、時刻情報（タイムスタンプ）に位相同期した回転ヘッドの回転制御基準信号の発生手段と、回転ヘッドの回転制御手段とを設け、上記基準信号に基づき上記回転ヘッドの回転制御を行う。

【 0 0 1 2 】 さらに、時刻基準参照値を含むデジタル圧縮映像信号で、パケット形式で間欠的な信号であって、該パケットの時刻情報（タイムスタンプ）を含む入力信号を上記時刻情報（タイムスタンプ）に位相同期した回転ヘッドにより磁気記録媒体上に記録した信号を再

生する装置において、記録された信号を再生する再生手段と、ローカル発振器と、ローカル発振器の出力信号に基づき再生された信号に含まれる時刻情報（タイムスタンプ）に合わせて再生されたパケット信号の時間軸を調整する時間軸調整手段と、ローカル発振器の出力信号の分周回路と、回転ヘッドの回転制御手段とを設け、上記分周回路の出力信号に基づき上記回転制御を行う。

【 0 0 1 3 】

【作用】 デジタル圧縮信号に含まれる時刻基準参照値を検出し、時刻基準信号に位相同期したクロック信号を発生することにより、デジタル圧縮信号に位相同期したクロック信号を得ることができる。このクロック信号を用いて発生した時刻情報（タイムスタンプ）を付加することにより、デジタル圧縮信号に同期した時刻情報（タイムスタンプ）を付加することができる。

【 0 0 1 4 】 さらに、この信号を記録するにあたり、時刻情報（タイムスタンプ）に位相同期した回転制御基準信号を発生し、その信号の基づき回転ヘッドの回転制御を行うことにより、デジタル信号に同期した記録を行うことができる。

【 0 0 1 5 】 さらに、このようにして記録された信号を再生するにあたり、ローカル発振器で作ったクロック信号に基づき再生信号の時間軸を調整することで、確実にパケット信号の時間間隔を復元でき、また、そのクロック信号を用いて回転ヘッドの回転制御することにより、再生される信号と出力される信号の過不足をなくすることができるので、安定な再生を実現できる。

【 0 0 1 6 】

【実施例】 本発明の一実施例として、衛星を用いた映像配信サービスについて、図 1 を用いて説明する。図 1 において、10 はソフト供給会社、20 はオペレーションセンタ、30 は番組配信センタ、31 は送信装置、35 は現行の放送局、36 は送信装置、40 は信号を配信するための衛星、50 は加入世帯、51 は受信装置、52 はレシーバデコーダ、53 はVTR、54 はテレビ受像機、55 は電話機、56 は受信装置である。

【 0 0 1 7 】 映像配信サービスはオペレーションセンタ 20 を運営するオペレータにより行われる。オペレータはソフト供給会社 10 と契約し、必要なソフトをソフト供給会社 10 から番組配信センタ 30 に供給を受ける。図 1 に示す実施例ではソフト供給会社 10 は 1 つしか示されていないが、通常は複数のソフト供給会社よりソフトの供給を受ける。

【 0 0 1 8 】 番組配信センタ 30 はセンタに備え付けられた送信装置 31 により衛星 40 に向けて電波を打ち上げる。衛星 40 はその電波を受信し、加入者 50 に向けて電波を送信する。送信された電波は受信装置 51 で受信される。図 1 に示す実施例では加入者 50 を 1 つしか示していないが、実際には複数の加入者が存在する。

【 0 0 1 9 】 受信装置 51 で受信された電波はレシーバ

デコーダ 5 2 に入力され、レシーバデコーダ 5 2 で選択されたチャンネルのソフトが選択される。選択されたソフトは必要に応じて VTR 5 3 に記録される。VTR 5 3 に記録され、好きな時に再生された信号はレシーバデコーダ 5 2 に戻され、元の映像信号に復元した後、テレビ受像機 5 4 に出力される。記録せずにそのまま見たい場合には、VTR 5 3 を介することなく元の映像信号に復元された後、テレビ受像機 5 4 に出力される。

【 0 0 2 0 】 加入者は自分の見たいソフトを電話機 5 5 からオペレーションセンタ 2 0 に送信要求することも可能である。また、オペレーションセンタ 2 0 は電話回線を介して加入者 3 0 の受信視聴状況をレシーバデコーダ 5 2 から調べることができ、視聴状況に合わせて課金することもできる。

【 0 0 2 1 】 また、現行の放送局 3 5 から送信装置 3 6 で放送された電波は受信装置 5 6 で受信され、受信された信号は VTR 5 3 に入力され記録される。VTR 5 3 で再生された信号はテレビ受像機 5 4 に入力され視聴することができる。もちろん、VTR 5 3 で記録する必要がない場合には、受信装置 5 6 からの信号はテレビ受像機 5 4 に入力され、そのまま視聴することができる。

【 0 0 2 2 】 図 2 は番組配信センタ 3 0 の詳細を示す実施例のブロック図である。図 2 において、1 0 0 はソフト供給会社 1 0 から送られてきたソフトの入力手段、1 0 1 はオペレーションセンタ 2 0 からの送出番組等の制御信号の入力手段、1 1 5 は蓄積媒体の供給装置、1 6 0 ~ 1 6 3 は蓄積メディア、1 7 0 ~ 1 7 3 はビット圧縮装置、1 8 0 は送信処理装置、1 9 0 は番組制御装置、1 9 1 は番組ガイド発生装置である。

【 0 0 2 3 】 図 2 に示す実施例では、図 1 に示すソフト供給会社 1 0 から蓄積媒体で送られた場合を示す。この場合、端子 1 0 0 は単に番組配信センタ 3 0 への蓄積媒体の受取窓口を示すに過ぎない。受け取った蓄積媒体は蓄積媒体供給装置 1 1 5 に保管すると共に、番組制御装置 1 9 0 からの制御により蓄積メディア 1 6 0 ~ 1 6 3 に蓄積媒体を供給する。蓄積メディア 1 6 0 ~ 1 6 3 で再生された信号はそれぞれビット圧縮装置 1 7 0 ~ 1 7 3 に入力され、MPEG-2 標準などでビット圧縮されその出力信号は送信処理装置 1 8 0 に入力される。

【 0 0 2 4 】 また、オペレーションセンタ 2 0 から入力手段 1 0 1 を介して送出番組等の制御信号が番組制御装置 1 9 0 に入力される。番組制御装置 1 9 0 からの番組送出制御信号が蓄積媒体供給装置 1 1 5、蓄積メディア 1 6 0 ~ 1 6 3、送信処理装置 1 8 0 に入力される。この制御信号に従い、上記したように、蓄積媒体供給装置 1 1 5 内の蓄積媒体が蓄積メディア 1 6 0 ~ 1 6 3 に供給され、蓄積メディア 1 6 0 ~ 1 6 3 のソフトの再生、停止などが制御される。

【 0 0 2 5 】 また、番組配信センタ 3 0 から加入世帯 5 0 に配信される番組のガイド情報は、番組制御装置 1 9

0 からの情報に従い番組ガイド発生装置 1 9 1 で発生され、送信処理装置 1 8 0 に入力される。送信処理装置 1 8 0 では例えば上記した MPEG 伝送標準に従い伝送するための信号処理を行う。送信処理された信号は伝送装置 3 1 に入力され、伝送装置 3 1 から衛星 4 0 に向け出力される。

【 0 0 2 6 】 図 3 は送信処理装置 1 8 0 内の信号処理の一例を示すブロック図である。図 3 において、1 7 0 a ~ 1 7 3 a、1 9 0 a、1 9 1 a はそれぞれ入力端子、1 7 0 b ~ 1 7 3 b、3 1 a はそれぞれ出力端子、1 8 1 ~ 1 8 4 は暗号化装置、1 8 5 は時分割多重化装置、1 8 6 は誤り訂正符号付加装置、1 8 7 は変調装置である。

【 0 0 2 7 】 図 3 で、ビット圧縮装置 1 7 0 ~ 1 7 3 からの信号はそれぞれ入力端子 1 7 0 a ~ 1 7 3 a を介して暗号化装置 1 8 1 ~ 1 8 4 に入力される。暗号化装置 1 8 1 ~ 1 8 4 では入力されたそれぞれの番組が必要に応じて暗号化される。この暗号化は映像信号のみ、音声信号のみ、あるいは映像信号と音声信号の両方行ってもよい。暗号化された信号は時分割多重化装置 1 8 5 に入力される。端子 1 9 0 a は番組制御装置 1 9 0 からの信号の入力端子であり、時分割多重化装置 1 8 5 に各番組の視聴権利制御信号が入力される。この信号は各加入者が放送された信号の視聴権利を有するかどうかを示す信号からなる。さらに、時分割多重化装置 1 8 5 には番組ガイド発生装置 1 9 1 からの番組ガイド情報も入力端子 1 9 1 a を介して入力される。そして、それぞれの信号が所定形式にバケット化され、時間軸方向に圧縮され多重化される。本実施例では、視聴権利制御信号、番組ガイド情報については暗号化装置を省いて示したが、これらについても暗号化を行ってもよい。

【 0 0 2 8 】 また、端子 1 9 0 a からは各番組のレート制御情報が入力される。これは、例えばビット圧縮装置 1 7 0 から入力される番組は 4 ~ 8 Mbps の範囲でビット圧縮し、ビット圧縮装置 1 7 1 から入力される番組は 2 ~ 6 Mbps の範囲でビット圧縮するなどの情報である。この情報に基づき、時分割多重化装置 1 8 5 はビット圧縮装置 1 7 0 ~ 1 7 3 のビットレートの制御を行う。時分割多重化装置 1 8 5 からは出力端子 1 7 0 b ~ 1 7 3 b を介してビット圧縮装置 1 7 0 ~ 1 7 3 に制御信号が出力される。これにより、時分割多重化した後の信号レートが一定レート以下となるように各番組のビットレートを制御するのである。

【 0 0 2 9 】 時分割多重化装置 1 8 5 の出力信号は誤り訂正符号付加装置 1 8 6 に入力される。ここでは、例えば図 1 に示すような衛星回線、図示していないが CATV 回線、電話回線などでノイズにより生じる伝送誤りを訂正するための誤り訂正符号が付加される。誤り訂正符号化装置の出力信号は変調装置 1 8 7 に入力され、図 3 に示す実施例の場合には 4 つのチャンネルの番組が単一キャリアに変調され、1 つの伝送チャンネルとなる。単一キャリ

アに変調された信号は端子 3 1 a を介して送信装置 3 1 に向け出力される。

【 0 0 3 0 】 図 2 に示す実施例では蓄積メディアを 4 つ設け、伝送処理装置 1 8 0 に 4 つの番組を入力できる実施例を示したが、蓄積メディアを多く設け、さらに多くの番組を時分割多重してもよい。

【 0 0 3 1 】 また、図 2 に示す実施例では 1 伝送チャネル分の処理を示したが、蓄積メディア 1 6 0 ~ 1 6 3、ビット圧縮装置 1 7 0 ~ 1 7 3、送信処理装置 1 8 0 の組み合わせを複数持つことにより複数の伝送チャネルの信号を送ることもできる。

【 0 0 3 2 】 ここで、伝送チャネルとは上記したように複数の番組を時分割多重して単一キャリアで変調した信号を呼ぶことにし、複数の番組のそれぞれは単にチャネルと呼ぶことにする。

【 0 0 3 3 】 図 4 に加入世帯 5 0 におけるレシーバデコードの具体的な構成例を示す。図 4 において、2 0 0 は受信装置 5 1 からの信号の入力端子、2 0 1 はオペレーションセンタにソフトをリクエストするための信号や、有料放送の受信状況を知るための信号をやり取りするための信号の入出力端子、2 0 2 は復元された信号の出力端子、2 0 3 は VTR との信号の入出力端子、2 0 5 は図 1 に示す受信装置 5 6 からの信号の入力端子、2 1 0 はチューナ、2 2 0 は誤り訂正回路、2 3 0 は番組分割回路、2 4 0 は切り換え回路、2 5 0 は暗号復号回路、2 6 0 はビット伸張するための復号回路、2 7 0 は信号の出力処理回路、2 8 0 は制御回路、2 9 0 はインタフェース回路である。

【 0 0 3 4 】 衛星 4 0 からの信号を受信した受信装置 5 1 は端子 2 0 0 を介してチューナ 2 1 0 に受信信号を入力する。チューナ 2 1 0 では受信した信号から制御回路 2 8 0 からの制御信号に従い、見たい番組の伝送チャネルの信号を選択し、変調装置 1 8 7 で変調した信号を復調して誤り訂正回路 2 2 0 に出力する。誤り訂正回路 2 2 0 では、主に回線中で生じた誤りを誤り訂正符号付加装置 1 8 6 で付加した誤り訂正符号に従い誤り訂正する。誤り訂正された信号は番組分割回路 2 3 0 に入力される。番組分割回路 2 3 0 では 1 つの伝送チャネルに時分割多重化装置 1 8 5 で時分割多重された複数の番組から、制御回路 2 8 0 からの制御信号に従い所要の番組を選択して出力する。

【 0 0 3 5 】 番組分割回路 2 3 0 の出力信号は切り換え回路 2 4 0 とインタフェース回路 2 9 0 に入力され、さらに端子 2 0 3 を介して VTR 5 3 に入力される。VTR 5 3 では入力されたデジタルビットストリームを記録し、再生時には、入力されたビットストリームと同じ形態で端子 2 0 3 を介してインタフェース回路 2 9 0 に入力される。インタフェース回路 2 9 0 の出力信号は切り換え回路 2 4 0 に入力される。切り換え回路 2 4 0 は制御回路 2 8 0 からの制御信号により、受信した信号を復元す

る場合には番組分割回路 2 3 0 からの信号を選択して出力し、VTR 5 3 の再生出力信号を選択して出力する場合にはインタフェース回路 2 9 0 からの信号を選択して出力する。

【 0 0 3 6 】 切り換え回路 2 4 0 の出力信号は暗号復号回路 2 5 0 に入力される。暗号復号回路 2 5 0 では、暗号化装置 1 8 1 ~ 1 8 4 で暗号化された信号を復号する。暗号復号回路 2 5 0 から出力された暗号を復号された信号は復号回路 2 6 0 に入力され、図 2 に示すビット圧縮装置 1 6 0 ~ 1 6 3 で施されたビット圧縮を復号して伸長する。

【 0 0 3 7 】 復号回路 2 6 0 でビット伸長された信号は出力処理回路 2 7 0 に輝度信号と 2 つの色差信号からなるコンポーネント信号が入力される。出力処理回路 2 7 0 では入力された 2 つの色差信号を直角 2 相変調して搬送色信号に変換し、得られた搬送色信号と輝度信号を出力する。出力信号は出力端子 2 0 2 を介してテレビ受像機 5 4 に入力される。テレビ受像機 5 4 がコンポジット入力端子しか有さない場合のため、出力処理回路 2 7 0 は輝度信号と搬送色信号を加算してコンポジット信号を出力してもよい。さらには、輝度信号と搬送色信号からなる信号とコンポジット信号全てを出力してもよい。

【 0 0 3 8 】 また、入力端子 2 0 5 から入力された受信装置 5 6 からの信号は VTR 5 3 で必要に応じて記録され、再生信号あるいは記録しない場合には入力信号あるいは入力と同等の信号がテレビ受像機 5 4 に出力される。図 4 に示す実施例では、暗号復号する前の信号を VTR 5 3 に記録するので、VTR 5 3 への記録時には暗号復号する必要が必ずしもないので、記録時には無料で、再生する度に課金処理を行うことができる。

【 0 0 3 9 】 図 5 は図 1 に示すレシーバデコードの他の具体例を示す実施例である。図 5 は図 4 に示す実施例と一部共通であり、その共通部分には同一符号を付し、その詳細説明を省略する。

【 0 0 4 0 】 図 5 に示す実施例では図 4 に示す実施例に対し切り換え回路 2 4 0 を暗号復号回路 2 5 0 の後に移動した。即ち、暗号復号回路 2 5 0 の出力信号が VTR 5 3 と切り換え回路 2 4 0 に入力され、VTR 5 3 の出力信号が切り換え回路 2 4 0 に入力される。そして切り換え回路 2 4 0 の出力信号が復号回路 2 6 0 に入力される。

【 0 0 4 1 】 図 5 に示す実施例では、暗号復号回路 2 5 0 で暗号復号された信号を記録する場合である。この場合には暗号復号した信号を VTR 5 3 に記録するので、暗号復号するための課金処理を記録時に行い、再生時には課金処理されることなく再生が可能である。

【 0 0 4 2 】 なお、図 5 に示す実施例では暗号復号回路 2 5 0 を番組分割回路 2 3 0 の後に設けたが、先に暗号復号した後に、番組分割処理を行ってもよい。

【 0 0 4 3 】 図 6 は VTR 5 3 の一実施例を示すブロック図である。図 6 において、3 0 0 は図 1 に示すレシーバ

デコード 5 2 からの信号の入出力端子、3 0 2 は図 1 に示す受信装置 5 6 からの信号の入力端子、3 0 3 はその出力端子、3 0 5 はインタフェース回路、3 1 1 はパリティ付加回路、3 1 2 は変調回路、3 2 0 はテープトランスポート系、3 3 0 は復調回路、3 3 1 は誤り訂正回路、3 4 0 はアナログ映像信号記録処理回路、3 5 0 はアナログ映像信号再生処理回路、3 6 0 はアナログ音声信号記録処理回路、3 7 0 はアナログ音声信号再生処理回路である。

【0 0 4 4】入力端子 3 0 0 から入力された信号はインタフェース回路 3 0 5 を介してパリティ付加回路 3 1 1 に入力される。パリティ付加回路 3 1 1 ではテープトランスポート系 3 2 0 で生じる誤りを訂正するためのパリティ符号を付加する。パリティ付加回路 3 1 1 の出力信号は変調回路 3 1 2 に入力される。変調回路 3 1 2 ではテープトランスポート系 3 2 0 に適した形にデジタル信号を変調する。変調方式の例としては、NRZ、NRZI、8-10 変換、MFM、M2 等の方式が知られている。変調された信号はテープトランスポート系 3 2 0 に入力され磁気テープに記録される。

【0 0 4 5】再生時には、再生された信号は復調回路 3 3 0 に入力され、変調回路 3 1 2 に対応した復調が行われる。復調回路 3 3 0 の出力信号は誤り訂正回路 3 3 1 に入力され、パリティ付加回路 3 1 1 で付加されたパリティ符号に基づきテープトランスポート系 3 2 0 で生じた誤りが訂正される。誤り訂正回路 3 3 1 の出力信号はインタフェース回路 3 0 5 に入力され、入力端子 3 0 0 から入力された信号と同じ形式の信号に変換された後端子 3 0 0 から出力される。端子 3 0 0 から出力された信号は図 1 に示すレシーバデコード 5 2 に入力される。

【0 0 4 6】図 6 の実施例に示すように VTR 5 3 内部には図 2 に示すようなビット圧縮装置 1 7 0 ~ 1 7 3 が不要であり、回路規模の小さいデジタル信号記録 VTR を実現できる。また、ビット圧縮装置をそれぞれの VTR 内部に持つ必要がなく、番組配信センタ 3 0 に持てばよいので、回路規模が大きくなり、価格も大きくはなるが高性能のビット圧縮装置を用いることができ、相対的にビット圧縮率も大きく取れるので、送信するデジタル信号のデータレートを低減できる。従って、加入者が使用する VTR 5 3 は高画質、低価格、長時間録画が可能となる。

【0 0 4 7】また、端子 3 0 2 からは受信装置 5 6 からのアナログ信号が入力され、アナログ映像信号記録処理回路 3 4 0 とアナログ音声信号記録処理回路 3 6 0 に入力される。ここでは、例えば VHS 規格、 β 規格、8 ミリ VTR 規格などの信号処理が行なわれる。処理された信号はテープトランスポート系 3 2 0 に入力される。テープトランスポート系 3 2 0 では、従来の VTR と同様にそれぞれのフォーマットに従って信号が記録される。

【0 0 4 8】再生時には、テープトランスポート系 3 2

0 で再生された信号がアナログ映像信号再生処理回路 3 5 0、アナログ音声信号再生処理回路 3 7 0 に入力され、それぞれアナログ映像信号記録処理回路 3 4 0、アナログ音声信号記録処理回路 3 6 0 に対応した再生信号処理が行われる。再生された信号は適宜出力端子 3 0 3 を介して図 1 に示すテレビ受像機 5 4 に入力される。これにより、デジタル放送と従来のアナログ放送を同一のテープトランスポート系を用いて記録することができる。

【0 0 4 9】図 7 は図 2 に示す実施例で、送信装置 3 1 から出力される信号（または、図 3 に示す出力端子 3 1 a の出力信号）の一例を示す模式図である。図 7 に示す実施例では図 2 に示す実施例に合わせて、1 つの伝送チャンネルで 4 つの番組を伝送する場合について示す。また、伝送チャンネルは (1) ~ (n) までの n 伝送チャンネルの場合について示す。図 7 において、V1、V2、V3、V4 はそれぞれ 4 つの番組の映像信号、A1、A2、A3、A4 はそれぞれ 4 つの番組の音声信号、PG は番組ガイド情報を示す信号、VECM、AECM はそれぞれ視聴の権利関係を示す制御信号である。そして、それぞれが 1 つのパケットの信号を表すものとする。

【0 0 5 0】図 2 に示す実施例で、4 つの番組は一般にそれぞれ伝送レートが異なる。また、瞬時的に見た場合には、データ量が多くなったり、少なくなったりする。これを効率良く制御するために、図 7 に示す様にそれぞれの情報をパケット化して、時分割多重する。パケット内の信号の詳細については、上記した伝送標準に記載されている。図 7 に示す模式図では詳細に示されていないが、図 3 を用いて説明したように、各パケット内の信号は必要に応じて暗号化装置 1 8 1 ~ 1 8 4 で暗号化されているし、誤り訂正符号付加装置 1 8 6 で誤り訂正符号、時分割多重化装置 1 8 5 で同期信号などのヘッダ情報が付加されている。

【0 0 5 1】図 4、図 5 に示す実施例では、端子 2 0 0 より図 7 (1) ... (n) に示す信号が入力され、チューナ 2 1 0 でこのうちの 1 つの伝送チャンネルの信号が選択される。ここでは図 7 (1) が選択されたものとする。選択された図 7 (1) に示す信号は誤り訂正回路 2 2 0 で誤り訂正され、番組分割回路 2 3 0 に入力される。番組分割回路 2 3 0 では時分割多重された 4 つの番組のうち添時 1 で示されている番組が選択されたものとする。このとき映像信号 V1、音声信号 A1 と同時に、番組ガイド情報 PG、視聴権利制御信号 VECM、AECM も分離出力される。図 8 (2) はその番組分割された信号を示す。図 8 (1) は図 7 (1) を再記したものである。

【0 0 5 2】図 4、図 5 に示す実施例で切り換え回路 2 4 0 は VTR 5 3 の再生信号ではなくチューナ 2 1 0 からの信号を直接選択する場合を最初に説明する。図 8

(2) に示す番組分割された信号は暗号復号回路 2 5 0 で暗号復号される。これは、図 8 (2) に示す視聴権利

制御信号VECM、AECM信号に基づき行われる。即ち、加入世帯が今選択した番組の視聴の権利を有する場合には暗号を復号し、視聴の権利がない場合には暗号の復号を行わず、視聴の権利がないことを明示するか、視聴の権利を得る方法を示す情報を端子202から出力する。この情報の出力はいわゆるOSDと呼ばれるものであり、出力処理回路270で映像信号にこの情報を加算して出力する。

【0053】暗号復号された信号は復号回路260に入力される。復号回路260は図2に示すビット圧縮装置170～173に対応するもので、例えばMPEG-2標準に従い入力された信号を復号する。MPEG標準で圧縮された信号を復号する場合、送信された信号と復号するデータの同期を取る必要がある。例えば、送信された信号と復号するデータの同期が取れていない場合で、復号する速度が送信する速度よりも速い場合には、データが不足して復号ができなくなるためである。このために、MPEG標準ではパケットにPCRまたはSCRと呼ばれる時刻基準参照値が付加されている。復号時にはこの時刻基準参照値を基準にして復号用のクロック信号を復元する。これについては、例えば「ポイント図解最新MPEG教科書（株式会社アスキー、1994年8月1日初版発行）」の第237～238頁に示されている。このため、パケットの到着時刻を移動することはできない。

【0054】従って、VTR53に図8（2）に示す選択された信号を記録するためには、入力されるパケットの時間間隔を維持したまま再生できる工夫をする必要がある。

【0055】インタフェース回路290の入力信号は図8（2）に対応する信号が入力される。一例として、図2の送信装置31から出力される信号の信号レートを40Mb/sとする。このうち誤り訂正のために7/6の情報を割り当て、ビット圧縮装置で圧縮されたパケット130バイトに対しヘッダ情報を17バイト付加したとする。この場合には図5、図6に示す誤り訂正回路220で誤り訂正され伝送のために必要なヘッダ情報が除去された状態では、次式で表されるように約30Mb/sとなる。

$$【0056】40 \times (6/7) \times (130/147) = 30.3 \quad (\text{数1})$$

図8（2）に示す様にパケットが連続して存在する部分もあるし、数パケット分の間隔を置いて存在する部分もある。この信号の時間間隔を保ったままVTR53に記録するためには（数1）に示すレートよりも高いレートの記録が必要になる。図8（2）に示す様に、パケットが送られていない期間もあるので、パケットをつめて記録し、再生時に元の時間間隔に戻すことができれば、記録レートを（数1）に示す値に対し小さくできる。図8

（3）は記録時にはパケットをつめて記録し、再生時には元の時間間隔に戻すことのできるようにするための、図5、図6におけるインタフェース回路290からVTR

53に出力される信号を示す。

【0057】図8（3）は図5に示す実施例では番組分割回路230から、図6に示す実施例では暗号復号回路250からインタフェース回路290に入力される信号を示す。インタフェース回路290では、入力された信号に対し、パケットが到来した時の時刻を示す情報（タイムスタンプ）をヘッダ情報として付加する。ヘッダ情報としてタイムスタンプ以外の情報を必要に応じてさらに付加してもよい。また、図8（2）に示すインタフェース回路290の入力信号に対し、タイムスタンプなどのヘッダ情報を付加するために、パケットの伝送レートを高くする必要がある。図8（3）はそれを模式的に示している。即ち、図8（2）に示す1つのパケットの伝送時間に対し、（3）では短い時間で1つのパケットを伝送している。

【0058】図9はタイムスタンプを付加する回路の一実施例を示す。400はタイムスタンプを計数するためのクロック信号の入力端子、401は図8（2）に示すパケット信号の入力端子、402はタイムスタンプを付加した信号の出力端子、410は計数回路、411はラッチ回路、420はメモリ、430はパケット先頭検出回路、431はメモリの制御回路、440は多重回路、450は遅延回路である。

【0059】端子401からは図8（2）に示すパケット信号が入力され、メモリ420、パケット先頭検出回路430に入力される。パケット先頭検出回路430では、入力される信号のパケットの先頭を検出し、その検出信号はラッチ回路411、制御回路431、遅延回路450に入力される。一方、端子400から入力されたクロック信号は計数回路410に入力され、連続的にクロック信号を計数する。計数回路の出力信号はラッチ回路411に入力される。ラッチ回路411では、入力された計数値をパケット先頭検出回路430からのパケット先頭信号でラッチする。ラッチされた計数値は多重回路440に入力される。この計数値は、パケットのタイムスタンプ情報となる。

【0060】制御回路431に入力されたパケット先頭検出信号に基づきメモリ420の制御信号が作られる。メモリ420の書き込みクロックは端子404から入力されるクロック信号を用いる。これは、端子401から入力されるパケット信号周波数と一致したものをを用いる。メモリ420の読みだしクロックは端子403から入力されるクロック信号を用いる。このクロック信号周波数は端子404から入力される書き込みクロック周波数より高い周波数が選ばれる。一例として、書き込みクロック周波数が（数1）から、30.3MHzの場合に、読みだしクロック周波数を49.152MHzとする。この読み出しクロックが図5、図6に示す端子203からVTR53へ送り出す信号のバスクロック周波数となる。この時、端子400から入力される計数回路410のクロック信

号、即ちタイムスタンプ用クロック信号周波数として、例えば端子 4 0 3 から入力されるクロック信号周波数と同じ周波数とする。この場合には、タイムスタンプ用クロック信号と端子 4 0 3 から入力されるバスクロック信号と同一のものをを用いることができる。これはタイムスタンプ用クロック周波数をバスクロック信号周波数と同一に限定するものではない。

【0 0 6 1】メモリ 4 2 0 にバケットが入力された後、所定の時間後にメモリから読み出す。書き込みクロック信号周波数に対し、読みだしクロック信号の周波数を高く設定しているので、図 8 (2)、(3) に示す様に入力バケット信号の伝送時間よりも出力バケットの伝送時間を短くすることができる。従って、連続してバケットが伝送されている部分でも、図 8 (3) に示す様にタイムスタンプ情報を含むヘッダ情報を付加する期間を得ることができる。メモリ 4 2 0 の出力信号は多重回路 4 4 0 に入力される。

【0 0 6 2】遅延回路 4 5 0 ではバケット先頭検出信号を遅延し、メモリ 4 2 0 から出力されるバケット信号に合わせてタイムスタンプ信号を付加する位置を示すゲート信号を出力する。そのゲート信号は多重回路 4 4 0 に入力され、多重回路 4 4 0 では、ゲート信号に従い、ラッチ回路 4 1 1 からのタイムスタンプ情報を付加して端子 4 0 2 から図 8 (3) に示す信号を出力する。

【0 0 6 3】図 8 (3) に示す信号は図 5、図 6 に示す端子 2 0 3 を介して VTR 5 3 に入力される。図 1 0

(1) は図 8 (3) に相当する信号を再記したものであり、P1、P2、…はそれぞれ入力されるバケット信号を示す。VTR 5 3 では図 7 に示す様に、端子 3 0 0、インタフェース回路 3 0 5 を介してパリティ付加回路 3 1 1 に図 1 0 (1) に示すバケット信号 P4、P5、…が入力される。パリティ付加回路 3 1 1 には少なくとも 1 トラックに記録する信号分の容量を有するメモリ (図示せず) を持っており、そのメモリにバケット信号 P4、P5、…が記憶される。パリティ付加回路 3 1 1 からは図 1 0 (2) に示す様にバケット信号が詰められた状態で出力される。図 1 0 (1) に示す入力信号のバケット間には図 8 を用いて説明したように隙間があるが、図 1 0 (2) に示す様にバケット信号の間隔が詰められた状態で出力されるので、その出力信号のレートは入力されたバケット信号のレートよりも低くできる。このためテープトランスポート系 3 2 0 における記録レートを下げることができる。図 1 0 では入力信号 (1) と出力信号 (2) が 1 トラック期間遅延して出力する図を示したが、これは便宜的に示したものであり、1 トラック期間に限定するものではなく、信号処理に要する時間遅延してもよい。

【0 0 6 4】再生時には、テープトランスポート系 3 2 0 から再生出力された信号は復調回路 3 3 0 を介して誤り訂正回路 3 3 1 に入力される。誤り訂正回路 3 3 1 に入力される信号は図 1 0 (2) と同様にバケット信号 P

1、P2、…が詰められた状態の信号である。図 1 0

(3) は再生された誤り訂正回路の入力信号を示す。誤り訂正回路 3 3 1 にも 1 トラック期間の信号に相当する容量のメモリ (図示せず) を持っている。図 1 0 (3) に示す入力信号は誤り訂正回路 3 3 1 内のメモリに入力される。図 1 1 は再生バケット信号 P1、P2、…の間隔を元に戻す時間軸調整回路の一実施例を示すブロック図である。図 1 0 (4) は再生バケット信号 P1、P2、…の間隔を元に戻した後の信号である。

【0 0 6 5】図 1 1 において、5 1 0 は誤り訂正回路 3 3 1 内のメモリ、5 0 0 はメモリ 5 1 0 の入力端子、5 2 0 はメモリ、5 0 1 はメモリ 5 2 0 の読みだしクロックの入力端子、5 0 2 はメモリ 5 2 0 の書き込みクロック入力端子、5 0 3 は時間軸調整された信号の出力端子、5 5 1 は計数回路、5 0 4 は計数回路 5 5 1 のクロック信号の入力端子、5 3 0 はタイムスタンプゲート回路、5 4 0 は制御回路、5 5 0 はタイムスタンプ読み取り回路、5 5 2 は一致検出回路、5 6 0 は誤り訂正回路 3 3 1 に内蔵される回路ブロック、5 7 0 はインタフェース回路 3 0 5 に内蔵される回路ブロックである。

【0 0 6 6】図 1 1 に示す端子 5 0 0 から入力された図 1 0 (3) に示す再生信号はメモリ 5 1 0 に入力される。メモリ 5 1 0 からバケット信号 P1、P2、…のバケット毎に出力された信号はメモリ 5 2 0 とタイムスタンプ読み取り回路 5 5 0 に入力される。メモリ 5 1 0 の読み取り制御、メモリ 5 2 0 の書き込み、読み取り制御は制御回路 5 4 0 からの制御信号により行われる。また、タイムスタンプ読み取り回路 5 5 0 にも制御回路 5 4 0 からの制御信号が入力され、メモリ 5 1 0 からの信号に対しタイムスタンプ信号の位置を示す信号を出力し、正しい位置のタイムスタンプ信号を読み取る。読み取られたタイムスタンプ信号は一致検出回路 5 5 2 に入力される。

【0 0 6 7】端子 5 0 4 からは図 9 に示す端子 4 0 0 から入力されたのと同じ周波数のクロック信号が入力され、計数回路 5 5 1 に入力される。計数回路 5 5 1 では入力されたクロック信号を計数し、計数値を一致検出回路 5 5 2 に向け出力する。一致検出回路 5 5 2 では入力された 2 つの信号が一致した所で一致信号を出力し、制御回路 5 4 0 に入力する。

【0 0 6 8】制御回路 5 4 0 では一致信号に基づきメモリ 5 2 0 からバケット信号が読みだされる。図 1 0

(4) にその読み出された信号を示す。その読みだしは端子 5 0 1 から入力された読み取りクロック信号に基づき行われる。また、同時にメモリ 5 1 0 から新たなバケットを入力し、端子 5 0 2 から入力される書き込みクロックに基づきメモリ 5 2 0 に書き込む。端子 5 0 1 から入力されるクロック信号周波数は図 5、図 6 に示す端子 2 0 3 と VTR 5 3 間の信号レートに対応するように決定すればよい。

【0069】メモリ520からの時間調整されたパケット信号P1、P2、…はタイムスタンプゲート回路530に入力される。タイムスタンプゲート回路530では、必要に応じ、タイムスタンプ信号をゲートし、例えばタイムスタンプ信号を全て0レベル、あるいは1レベルに固定する。図10(5)に示す様に図7に示す端子300から入力される図10(1)に示す信号と同じ時間間隔に直された信号が端子503から出力される。

【0070】以上により、図8(3)に示すのと同じパケット間隔の信号が図5、図6に示す端子203からインタフェース回路290に入力される。インタフェース回路290では必要に応じ、ヘッダ情報を除去し、スイッチ回路240に入力する。これにより、スイッチ回路240の他の入力端子から入力された、チューナ210からの信号と同じ信号を復元することができる。

【0071】デジタル信号を記録するVTRでは図7に示す様に誤り訂正を充分に行うため、ダビングを繰り返しても画質劣化がないという特徴がある。しかしながら、一方では、画質劣化なくダビングが繰り返されると、著作権者の権利が十分に守れない恐れがある。これを回避するために、本発明では、ダビングのできない技術を提供する。

【0072】図11で示したようにメモリ520から出力される時間軸調整されたパケット信号P1、P2、…はタイムスタンプゲート回路530に入力される。タイムスタンプゲート回路530では上記した様に図8(3)に示すタイムスタンプに対応する期間の信号を例えば全て0レベル、あるいは1レベルにする。これにより、図7に示すインタフェース回路305からの出力信号のパケット信号P1、P2、…にはパケット間の時間間隔を示す情報がなくなる。このため、端子300からの出力信号を図7に示すVTRに入力して記録すると、図10(3)に示す信号が再生され、各パケットに含まれるタイムスタンプ位置の信号を読み取ってもパケットの時間間隔は示さないで、元の時間間隔に戻すことができない。タイムスタンプに対応する位置の信号が全て0レベルあるいは1レベルの場合には、図11に示す回路で1つのパケットが読出された後、次のパケットが読みだされるのはタイムスタンプのビット数に対応する時間後であり、一般に、タイムスタンプのビット数は1トラック期間よりも長くなるように設定するため、メモリ510から全てのパケット信号が読みだされる前に次のトラックの信号がメモリ510に書き込まれるため、入力信号に対応した信号を出力するのはもはや不可能である。これにより、ダビングを禁止することができる。

【0073】上記で説明したのはタイムスタンプに対応する位置の信号を全て0レベルあるいは1レベルにした場合の例であるが、図11に示すタイムスタンプゲート回路530でタイムスタンプ位置の信号の少なくとも1つのビットの信号を変更すればよい。これにより、再生

信号を次のVTRで記録してもパケット位置を本来の位置に戻すことはもはや不可能となる。これにより、ダビングを禁止することができる。

【0074】次に、以上のようにして再生された信号を精度良く復元する技術について示す。上記したMPEG2標準では圧縮された画像を伸長し、復元するシステムクロックの精度を $27\text{MHz} \pm 30\text{ppm}$ 以内とするように定められている。この精度を実現するために、上記した様に時刻基準参照値SCRを使用してシステムクロックを復元する。

10 デジタル放送の場合には、図1に示す番組配信センタ30におけるクロックの精度は $\pm 3\text{ppm}$ 以内と定められている。受信装置51、レシーバデコード52で受信した信号をVTR53を介さず直接復号回路260で復元する場合には、上記した様に時刻基準参照値SCRを使用してシステムクロックを復元するため、システムクロックの精度は番組配信センタ30におけるクロック精度にほぼ等しい精度を得ることができる。

【0075】図12に時刻基準参照値SCRを元にシステムクロックを復元する回路のブロック図を示す。図12において、600は受信した信号の入力端子、601はシステムクロックの出力端子、610は時刻基準参照値SCRの検出回路、620は減算回路、630はDA変換回路、631は低域通過フィルタ(以下LPFと記す)、632は電圧制御発振器(以下VCOと記す)、640はカウンタ回路である。

【0076】端子600から入力される受信信号としては、図4、図5に示す誤り訂正回路220で誤り訂正された後の信号であって、復号回路260で復号される前の信号が入力される。入力された信号は図8(1)または(2)に対応した信号である。番組分割回路230で番組分割される前の信号が入力された場合には、参照値検出回路610内で番組分割回路230と同様の処理を行い、所定のパケットに含まれる時刻基準参照値SCRを検出し出力する。検出された参照値SCRは減算回路620とカウンタ回路640に入力される。カウンタ回路640は参照値SCRの値をカウンタの初期値としてセットする。端子601から出力されるシステムクロックはカウンタ回路640に入力され、参照値SCRでセットされた値からシステムクロックを計数する。カウンタの計数値は減算回路620に入力され、参照値が入力されたときの敬数値と参照値SCRの差分を出力してDA変換回路630に入力される。DA変換回路630では入力された差分値をアナログ信号に変換し、そのアナログ信号をLPF631に入力する。LPF631では入力されたアナログ信号を平滑し、VCO632に入力する。VCO632では入力された信号に基づき発振周波数を制御する。VCO632の出力信号はシステムクロックとして端子601から出力される。

【0077】図12に示す回路はいわゆる負帰還回路を構成し、参照値SCRの間隔に対し、システムクロック周

波数が高い場合には、減算回路 6 2 0 から負の値が出力され、逆にシステムクロック周波数が低い場合には減算回路 6 2 0 から正の値が出力され、VC0 6 3 2 の発振周波数が一定の値となるように制御される。これにより、受信機側、即ちレシーバデコーダ 5 2 のシステムクロックを送信側、即ち番組配信センタ 3 0 のシステムクロック周波数と等しくでき、システムクロックの精度をほぼ $\pm 3\text{ppm}$ 内にすることができる。

【0 0 7 8】次に、VTR 5 3 から再生された信号を用いた場合にも精度良く復元できる技術について説明する。この場合には、番組配信センタ 3 0 におけるクロックの精度、図 9 に示すタイムスタンプ付加回路におけるタイムスタンプの精度と、図 1 1 に示す時間軸調整回路のクロックの精度で決定される。それぞれ独立にクロック信号を作った場合には合計を $\pm 30\text{ppm}$ 以内にする必要がある。この場合、番組配信センタ 3 0 におけるクロックの精度が $\pm 3\text{ppm}$ なので、図 9 に示すタイムスタンプ付加回路におけるタイムスタンプの精度と、図 1 1 に示す時間軸調整回路のクロックの精度をそれぞれ $\pm 13\text{ppm}$ 以内にする必要がある。この精度を維持するためには高精度のクリスタル発振器を必要とする。

【0 0 7 9】図 9 に示すタイムスタンプ付加回路におけるタイムスタンプの精度の向上技術を図 1 3 に示す。図 1 3 において、6 5 0 は図 1 2 に示すクロック復元回路、6 0 0 は PLL 回路、6 0 2 はシステムクロックの入力端子、6 0 3 はクロック信号の出力端子、6 6 1、6 6 5 は分周回路、6 6 2 は位相比較回路、6 6 3 は LPF、6 6 4 は VCO である。

【0 0 8 0】端子 6 0 1 から出力されたシステムクロック信号は端子 6 0 2 を介して PLL 回路 6 6 0 に入力される。端子 6 0 2 から入力されたシステムクロック信号は分周回路 6 6 1 で所定の周波数に分周される。分周された信号は位相比較回路 6 6 2 に入力され、VC0 6 6 4 の発振周波数を分周回路 6 6 5 で分周回路 6 6 1 の出力信号周波数と等しくなるように分周する。位相比較回路 6 6 1 では入力された 2 つの信号の位相を比較し、その位相誤差信号を LPF 6 6 3 に入力する。LPF 6 6 3 の出力信号は VC0 6 6 4 に入力され、VC0 6 6 4 の発振周波数を制御する。この PLL 回路 6 6 0 はいわゆる負帰還回路を構成しており、VC0 6 6 4 の発振周波数が端子 6 0 2 より入力されるシステムクロックよりも相対的に周波数が高い場合にはその発振周波数を下げるように帰還がかかり、相対的に周波数が低い場合にはその発振周波数を上げるように帰還がかかる。これにより、VC0 6 6 4 の発振周波数がシステムクロックに対し位相ロックする。したがって、端子 6 0 3 から出力されるクロック信号周波数の精度は入力されるシステムクロック信号の精度とほぼ等しく $\pm 3\text{ppm}$ 以内にする事ができる。

【0 0 8 1】これにより、タイムスタンプの精度を番組配信センタ 3 0 におけるクロックに合わせることがで

き、その精度は $\pm 3\text{ppm}$ なので、時間軸調整回路のクロック精度を $\pm 27\text{ppm}$ 以内にすればよく、独立のクロック信号を使用する場合に比べ 2 倍の誤差を許容することができ、発振器の設計を容易にできる。

【0 0 8 2】また、クロック復元回路 6 5 0 は復号回路 2 6 0 で必要なので、復号回路 2 6 0 に含まれるクロック復元回路を兼用することもできるし、タイムスタンプ信号を付加する目的のために独立に設けてもよい。

【0 0 8 3】図 1 3 に示す実施例で、システムクロック周波数が 27MHz で、タイムスタンプ周波数が 49.152MHz の場合には、分周回路 6 6 1 の分周比を 1125 分の 1 にし、分周回路 6 6 5 の分周比を 2048 分の 1 にすればよい。この場合には、位相比較回路 6 6 2 に入力される信号の周波数は共に 24kHz になる。

【0 0 8 4】タイムスタンプの周波数がこれとは異なる値の場合には、分周回路 6 6 1、6 6 5 の分周比を変化することにより対応可能である。また、タイムスタンプ周波数を 27MHz とする場合には、当然のことながら、PLL 回路 6 6 0 は不要であり、端子 6 0 1 から出力されるシステムクロック信号をタイムスタンプ用のクロック信号とすればよい。

【0 0 8 5】図 9 において、タイムスタンプ周波数、バスクロック周波数共に 49.152MHz とする場合には、図 1 3 に示す実施例で発生した 49.152MHz のクロック信号を端子 4 0 0、4 0 3 から入力することにより、タイムスタンプの周波数精度を番組配信センタ 3 0 におけるシステムクロック精度に等しい $\pm 3\text{ppm}$ 以内とすることができる。

【0 0 8 6】また、タイムスタンプ周波数を 27MHz とし、バスクロック周波数を 49.152MHz とする場合には、PLL 回路 6 6 0 は不要になり、端子 6 0 1 から出力されるシステムクロック信号を端子 4 0 0 からタイムスタンプクロック信号として入力し、バスクロック周波数は高々 $\pm 100\text{ppm}$ 程度の精度があればよいので、ローカル発振器を用いればよい。図 1 4 はその場合のタイムスタンプ付加回路の構成を示す。ここで、6 7 0 は上記した 49.152MHz で発振するローカル発振器である。

【0 0 8 7】次に、図 1 3 に示すようにしてタイムスタンプ信号を作成した場合の図 1 1 に示す時間軸調整回路のクロック信号の精度について示す。端子 5 0 4 から入力されるタイムスタンプ用クロック信号と端子 5 0 1 から入力されるバスクロックの周波数が共に等しく、例えば 49.152MHz の場合には、共に等しい 49.152MHz のローカル発振器からのクロック信号を入力すればよい。この場合のクロック信号の精度は、既に述べているように、 $\pm 27\text{ppm}$ 以内とする必要がある。

【0 0 8 8】バスクロック周波数とタイムスタンプ信号周波数が異なる場合には、端子 5 0 4 から入力されるタイムスタンプクロック信号の精度は $\pm 27\text{ppm}$ 以内とする必要があるが、端子 5 0 2 から入力されるバスクロック

信号の精度は±100ppm程度で良く、この場合にはどちらのクロック信号もローカル発振器で作成すればよい。上記した例と対応させるならば、タイムスタンプ信号周波数を27MHzとし、バスクロック周波数を49.152MHzとした場合である。

【0089】さらに、VTR53を安定に動作させるための技術を示す。VTR53を安定に動作させるためには、図6に示す端子300から入力されるデータのレート（タイムスタンプ周波数に相当する）とテープトランスポート系320に含まれる回転シリンダ（図示せず）の回転数の関係と再生時の端子300から出力されるデータのレート（タイムスタンプ周波数に相当する）と回転シリンダの回転数の関係を一致させる必要がある。この関係を実現する実施例を図15に示す。

【0090】図15において、700は図6に示すインタフェース回路305で受信した図8（3）に対応する信号の入力端子、611はタイムスタンプ読み取り回路、621は減算回路、635はDA変換器636はLPF、637はVC0、641はカウンタ回路、651はクロック復元回路、710は切り換え回路、720は分周回路、730サーボ回路、740はタイムスタンプクロックのローカル発振器である。

【0091】初めに、記録時の動作について説明する。記録時には切り換え回路710はVC0637から出力された信号を選択して出力する。図15に示すクロック復元回路651は図12に示すクロック復元回路650と同様の構成で実現することができる。クロック復元回路651では、端子700から入力された信号から各パケットのタイムスタンプをタイムスタンプ読み取り回路611で読み取り、その出力信号が減算回路621、カウンタに入力される。後の動作はクロック復元回路650の動作と同じであり、VC0637の出力信号は入力されたパケット信号に付加されたタイムスタンプに同期した信号が出力される。クロック復元回路651から出力されたタイムスタンプ信号に同期したクロック信号は切り換え回路710に入力される。記録時にはVC0637からの信号が選択されて切り換え回路710から出力される。切り換え回路710の出力信号は分周回路720に入力され、所定の分周比で分周された後サーボ回路730に入力される。サーボ回路730では分周回路720から入力された信号に回転シリンダが位相同期するように回転制御する。

【0092】次に、再生時の動作について説明する。再生時には切り換え回路720に入力されたタイムスタンプクロック用のローカル発振器740の出力信号を選択して出力し、その出力信号を分周回路720で分周し、サーボ回路730に入力する。サーボ回路730では回転シリンダを入力された基準信号に位相同期するように制御する。

【0093】記録時にはタイムスタンプ信号に同期した

クロック信号に基づき回転シリンダの回転制御を行い、再生時には再生されたデータを出力制御するタイムスタンプ信号用クロック信号に回転シリンダの回転を位相ロックするように制御するので、再生時にテープトランスポート系から出力されるデータとインタフェースから出力されるデータとの同期がとれることになり、途中でデータの過不足がなくなる。

【0094】図15に示す実施例では記録時に入力されるタイムスタンプにクロックを同期させることにより、入力されるデータのレート（タイムスタンプ周波数に相当する）とテープトランスポート系320に含まれる回転シリンダ（図示せず）の回転数の関係と再生時の端子300から出力されるデータのレート（タイムスタンプ周波数に相当する）と回転シリンダの回転数の関係を一致させる技術を示したが、再生時にシリンダの回転制御を行い、上記の関係を一致させることも可能である。その場合の実施例を図16に示す。

【0095】図16において、一部図15に示す実施例と共通であり、その共通部分には同一符号を付す。750～752は分周回路、760は選択回路、770は制御回路である。

【0096】記録時には、再生時のタイムスタンプ用ローカル発振器740の出力信号を分周回路751に入力し、所定の分周比で分周し、選択回路760は分周回路751の出力信号を選択して出力する。選択回路760の出力信号はサーボ回路に入力され、回転シリンダをその基準信号に位相同期するように制御する。

【0097】再生時には、ローカル発振器740の出力信号は分周回路750～752に入力される。分周回路750の分周比は分周回路751の分周比よりも小さく、分周回路752の分周比は大きく設定する。したがって、各分周回路から出力される信号の周波数は分周回路751に対し、分周回路750の出力信号は高く、分周回路752の出力信号は低くなる。各出力信号は選択回路760に入力され、制御回路770からの制御信号に従い選択されて出力される。選択回路760の出力信号はサーボ回路730に入力される。メモリ510は図11に示すもので、その書き込み読み出しを制御する制御回路770から、選択回路760の選択制御信号が出力される。

【0098】VTR53に入力される図8（3）に示す信号のタイムスタンプ信号を付加したクロック信号周波数と、ローカル発振器740の発振周波数はほぼ等しいが、クリスタル精度で異なる。したがって、記録時にローカル発振器740の出力クロックを所定の分周回路751で分周し、回転シリンダの基準信号を作っても、再生時にタイムスタンプを見ながら、メモリ510からデータを出力するので、テープトランスポート系320に含まれるシリンダから再生され、メモリ510に入力されるデータと、メモリ510から出力されるデータ量が

上記の精度内で一致せず、ある時間後に、データの過不足が生じる。そこで、制御回路 770 でデータの過不足を監視し、データが不足する場合には分周回路 750 の出力信号を選択して出力し、シリンダの回転周波数が高くなるようにする。逆に、データが増加する方向にある場合には分周回路 752 の出力信号を選択し、シリンダの回転数が低くなるように制御する。過不足がないと判断される場合には記録時と同じ分周比である、分周回路 751 の出力信号を選択する。

【0099】以上説明したように、本発明を用いることにより、安定に圧縮信号を録画再生することができる。

【0100】図 17 はタイムスタンプクロックとバスクロック周波数が異なる場合のレシーバデコーダ 52 と VTR 53 の全体の構成を示すブロック図である。レシーバデコーダ 52 としては図 5 に示す実施例をベースに示したが、図 4 に示す実施例をベースとして、切り換え回路 240 の出力信号を暗号復号する場合も同様である。インタフェース回路 290 は図 14 に示す実施例をベースに示した。ここでは、レシーバデコーダ 52 と VTR 53 間の接続を変調した信号で接続する。800、810 はそのための変復調回路である。したがって、図 14 に示す端子 402 から出力される信号は、変復調回路 800 で変調され、端子 203 を介してレシーバデコーダ 52 から出力され、端子 300 を介して VTR 53 に入力される。

【0101】VTR 53 は図 6 に示す実施例に従う。端子 300 から入力された信号はインタフェース回路 305 に入力される。インタフェース回路 305 は図 15 に示す実施例に従う。ここでは変調された信号が入力されるので、端子 300 からの入力信号は変復調回路 810 に入力され、復調される。復調された信号はクロック復元回路 651、パリティ付加回路 311 に入力される。パリティ付加回路 311、変調回路 312 ではクロック復元回路 651 で復元したクロック信号に基づき信号処理を行う。830 は図 6 に示すテープトランスポート系 320 内のテープトランスポート部である。

【0102】図 17 でローカル発振器 740 はタイムスタンプ用クロックであるが、再生時の復調信号回路 330、誤り訂正回路 331 の信号処理もこのタイムスタンプ用クロックを用いて信号処理を行う。820 はバスクロック用のローカル発振器 820 である。

【0103】図 17 に示す実施例では VTR 53 のインタフェース回路とテープトランスポート系 320 の回路の一部を図 15 に示す実施例に従ったが、図 18 に他の実施例を示す。図 18 に示す実施例ではタイムスタンプクロック周波数に等しい発振周波数のローカル発振器 740 の周波数と入力される信号のタイムスタンプを比べ、タイムスタンプに合わせて回転シリンダの回転制御を行うものである。これにより、図 15 に示した実施例と同様の効果を出すことができる。図 18 において、721

は分周回路、851 は減算回路、852 はカウンタ回路である。

【0104】端子 600 から入力された信号はタイムスタンプ読み取り回路 611 でタイムスタンプが読み取られる。読み取られたタイムスタンプは減算回路 851 とカウンタ回路 852 に入力される。タイムスタンプクロックと等しい周波数のクロック信号がローカル発振器 740 から出力され、カウンタ回路 852 と分周回路 721 に入力される。カウンタ回路 852 は入力されたタイムスタンプでカウント値をセットし、入力されたクロック信号をカウントする。カウンタ回路 852 の出力信号は減算回路 851 に入力されタイムスタンプ信号との差を取り、その差分を分周回路 721 に入力する。分周回路 721 はローカル発振器 740 からのクロック信号を分周し、サーボ回路 730 の基準信号を作る。このとき、減算回路 851 から差分が与えられる場合にはその差分に従い分周回路の分周比を微調し、サーボ回路 730 に与える基準信号を入力されたタイムスタンプ信号に同期させる。

【0105】以上により、入力されたタイムスタンプに同期して回転シリンダの回転制御を行うことができ、従って、安定に VTR 53 の記録を行うことができる。

【0106】

【発明の効果】本発明によれば、デジタル圧縮映像信号を間欠的にバケット形式で送ることができる。また、その信号を安定に記録し、再生し、元のバケット信号の時間間隔を復元することができる。

【図面の簡単な説明】

【図 1】本発明に係るデジタル放送及びアナログ放送システムを示すブロック図。

【図 2】本発明における番組配信センタの一実施例を示すブロック図。

【図 3】本発明における送信処理装置の一実施例を示すブロック図。

【図 4】本発明におけるレシーバデコーダの一実施例を示すブロック図。

【図 5】本発明におけるレシーバデコーダの一実施例を示すブロック図。

【図 6】本発明における VTR の一実施例を示すブロック図。

【図 7】本発明における信号の波形図。

【図 8】本発明における信号の波形図。

【図 9】本発明における時刻情報付加回路の一実施例を示すブロック図。

【図 10】本発明における信号の波形図。

【図 11】本発明における時間軸調整回路の一実施例を示すブロック図。

【図 12】本発明におけるクロック復元回路の一実施例を示すブロック図。

【図 13】本発明におけるタイムスタンプ用クロック生

23

成回路のブロック図。

【図 1 4】本発明におけるタイムスタンプ付加方式のブロック図。

【図 1 5】本発明における記録制御方式のブロック図。

【図 1 6】本発明における再生制御方式のブロック図。

【図 1 7】本発明におけるレシーバデコーダとVTRのブロック図。

【図 1 8】本発明における記録制御方式のブロック図。

【符号の説明】

5 2 … レシーバデコーダ

5 3 … VTR

1 7 0 ~ 1 7 3 … ビット圧縮装置

24

1 8 5 … 時分割多重化装置

2 3 0 … 番組分割回路

2 9 0、3 0 5 … インタフェース回路

3 1 1 … パリティ付加回路

4 6 0 … タイムスタンプ付加回路

5 7 0 … 時間軸調整回路

6 1 0 … 参照値検出回路

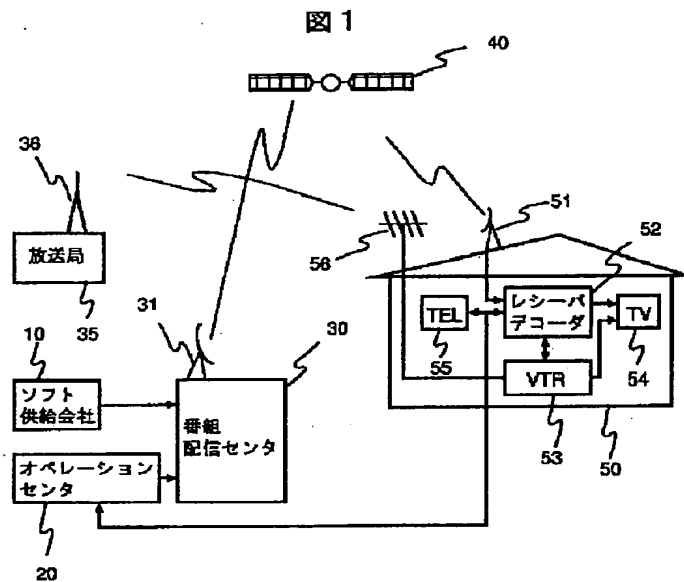
6 1 1 … タイムスタンプ読み取り回路

6 5 0、6 5 1 … クロック復元回路

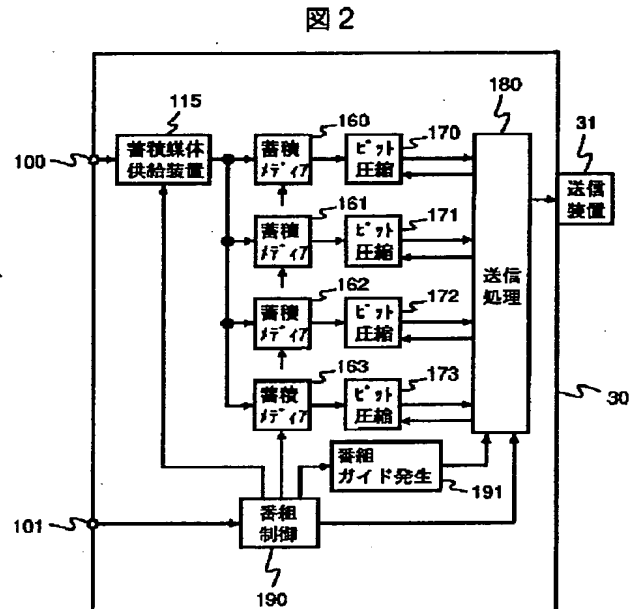
10 6 6 0 … PLL回路

6 7 0、7 4 0、8 2 0 … ローカル発振器

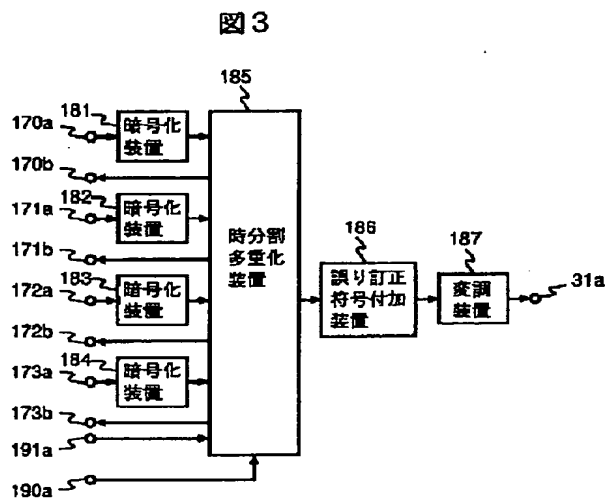
【図 1】



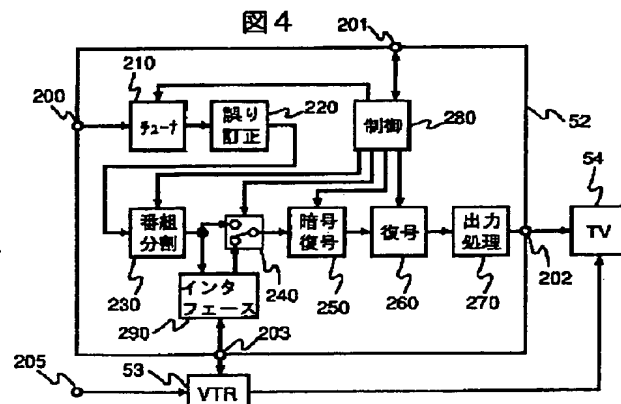
【図 2】



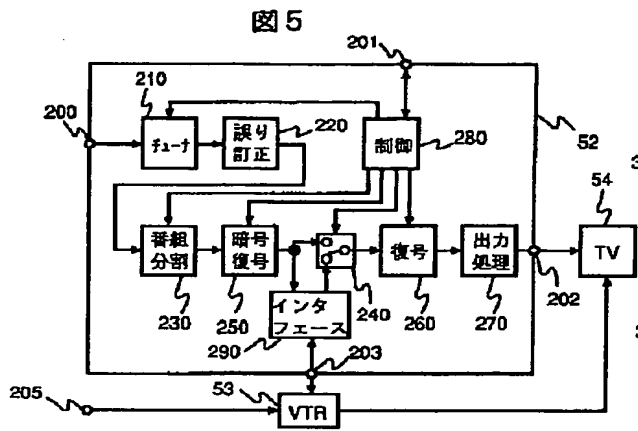
【図 3】



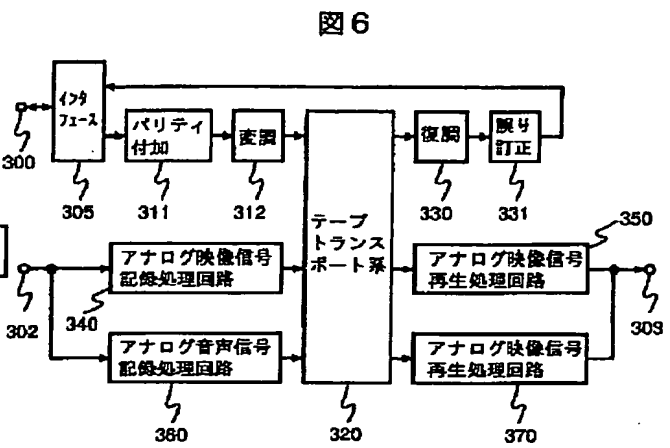
【図 4】



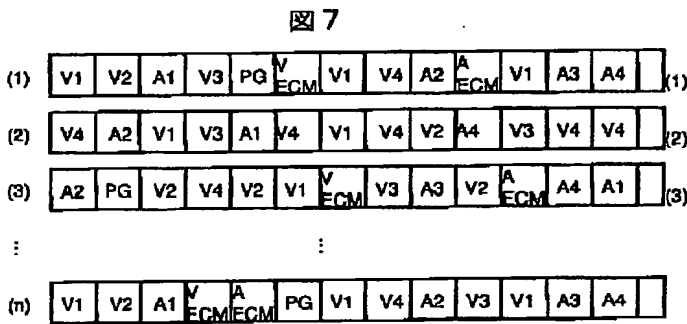
【図 5】



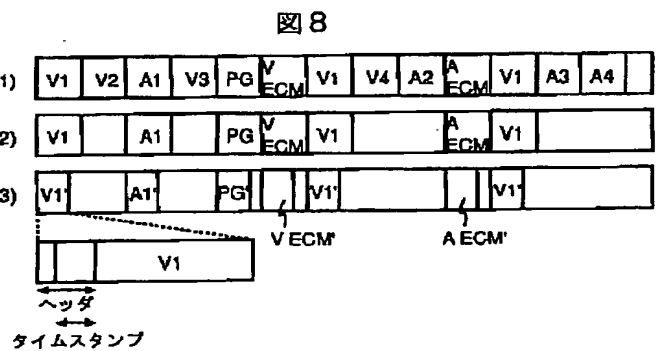
【図 6】



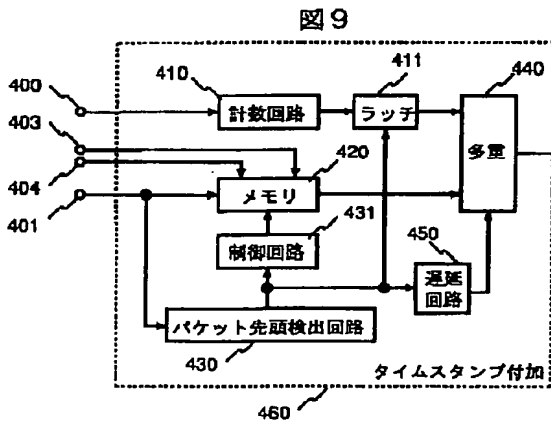
【図 7】



【図 8】



【図 9】



【図 11】

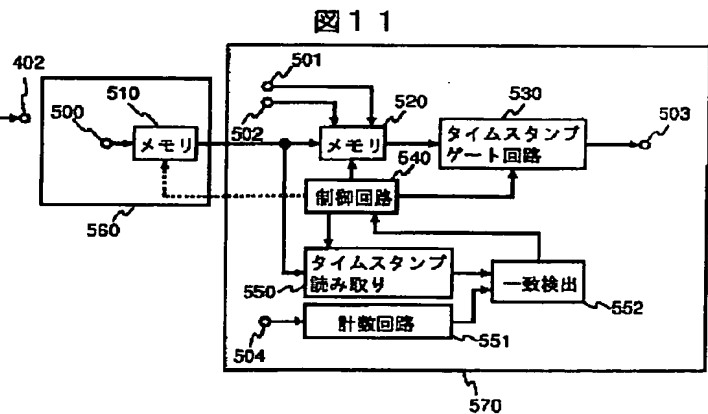
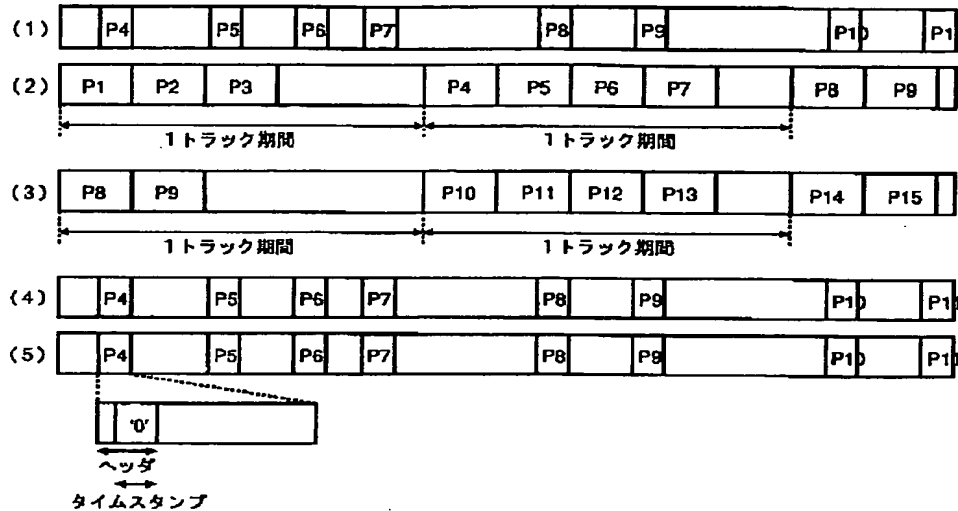
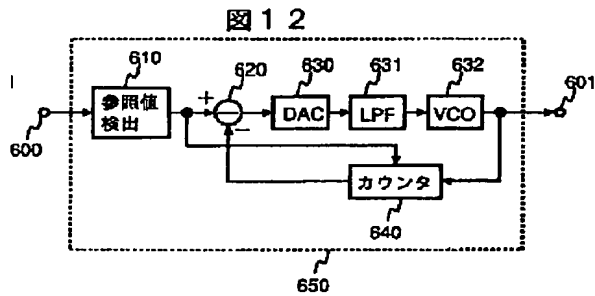


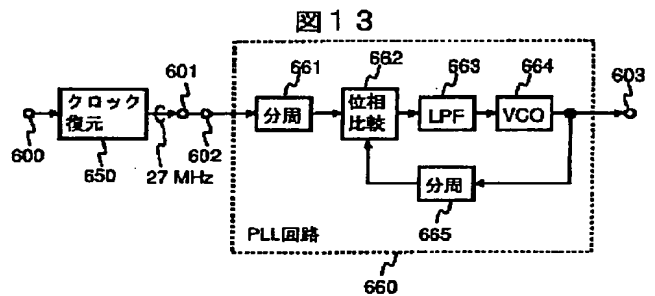
图 10



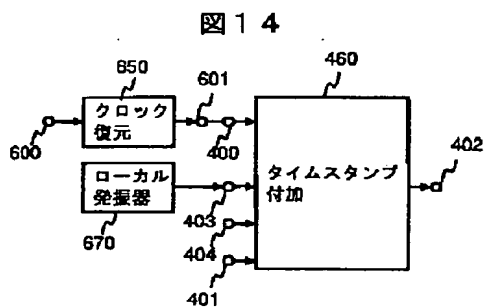
【圖 1 2】



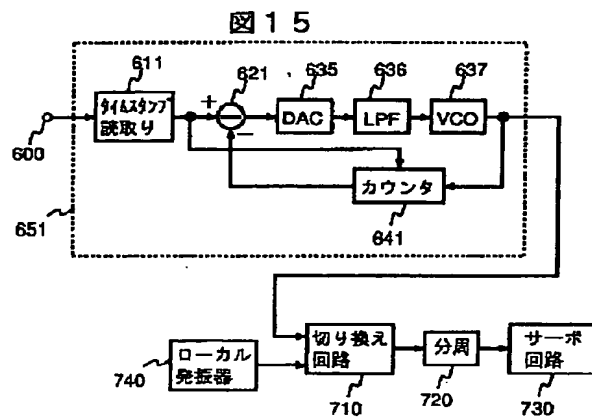
【图 1 3】



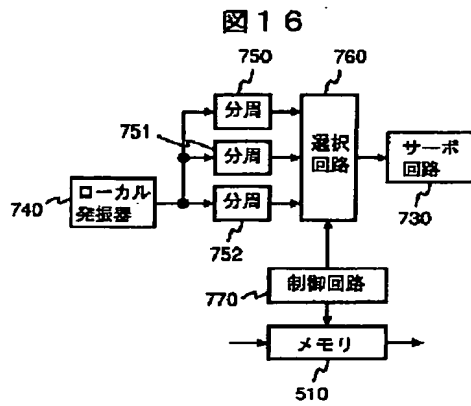
【図 14】



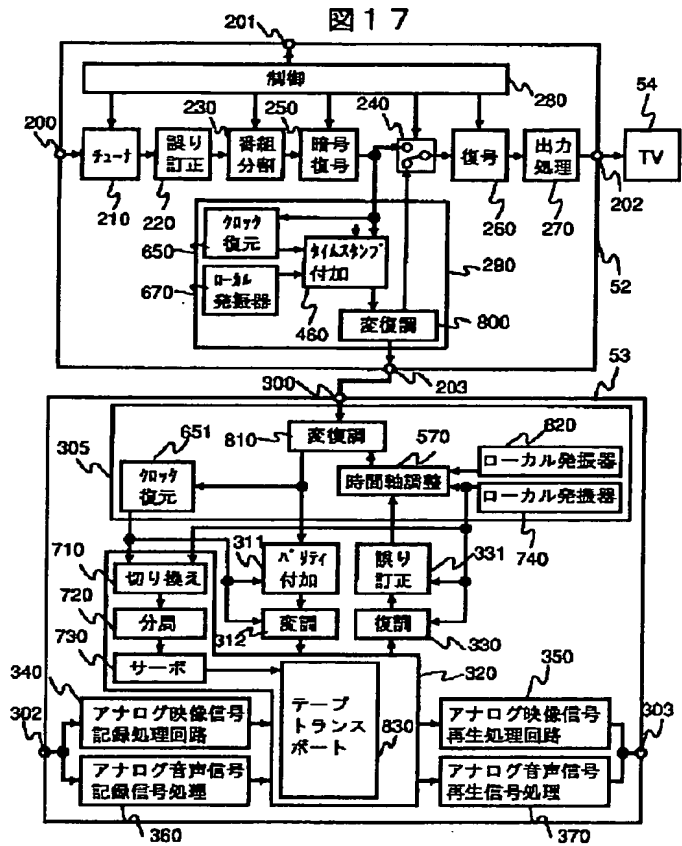
【图 15】



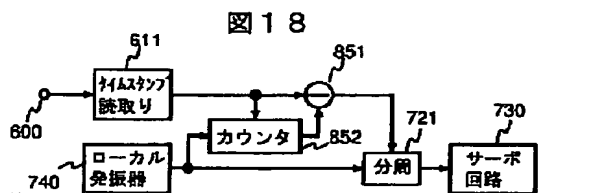
【図 16】



【図 17】



【図 18】



フロントページの続き

(72) 発明者 細川 恭一

茨城県ひたちなか市稲田 1 4 1 0 番地株式
会社日立製作所パーソナルメディア機器事
業部内

(72) 発明者 野口 敬治

茨城県ひたちなか市稲田 1 4 1 0 番地株式
会社日立製作所パーソナルメディア機器事
業部内